

第3章 数字电子技术实验

3.1 实验一 基本逻辑门芯片的参数与功能测试

3.1.1 实验目的

- (1) 熟悉 TTL 中、小规模集成电路的封装、管脚排列方式及使用方法。
- (2) 掌握 TTL 逻辑门电路的主要参数与功能测试方法。
- (3) 掌握数字系统综合实验箱的基本结构、功能和使用方法。

3.1.2 实验原理

随着科学技术的日益发展和对数字电路不断增长的应用技术要求，集成电路生产厂家积极采用新技术、改进设计方案和生产工艺，沿着提高速度、降低功耗、缩小体积的方向不懈努力，不断推出各种型号的新产品。仅几十年间，数字电路的集成度就从小规模、中规模、大规模发展到超大规模、巨大规模。目前应用最广泛的数字电路是 TTL 和 CMOS 电路，而集成逻辑门是数字电子技术的基本单元部件，对基本逻辑门电路的研究和学习，是进一步认识复杂集成逻辑电路的关键。

1. TTL 与非门

1) TTL 与非门电路的电压传输特性

本实验采用的与非门芯片是 74LS00，其管脚排列如图 3-1-1 所示。TTL 与非门电路的电压传输特性是与非门的输出电压与输入电压之间的关系，是使用 TTL 与非门电路时必须了解的基本特性曲线。如图 3-1-2 所示，把与非门的其中一个输入端连接一个可调的直流信号源，另一输入端接高电平，当输入电压 U_i 从 0 逐渐增加到高电平，输出电压便会作出相应的变化，就可以得到如图 3-1-3 所示的与非门电压传输特性。由图

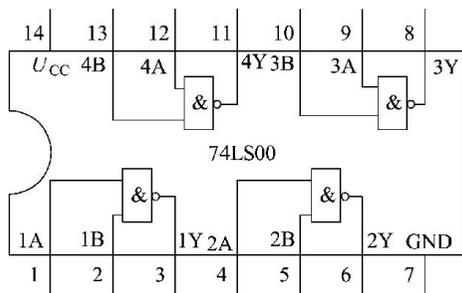


图 3-1-1 74LS00 芯片管脚排列图

3-1-3 可见, 当 U_i 从 0 开始增加时, 在一定范围内输出的高电平基本不变, 当 U_i 上升到一定数值后, 其输出很快下降为低电平。如果 U_i 继续增加, 输出的低电平基本不变。

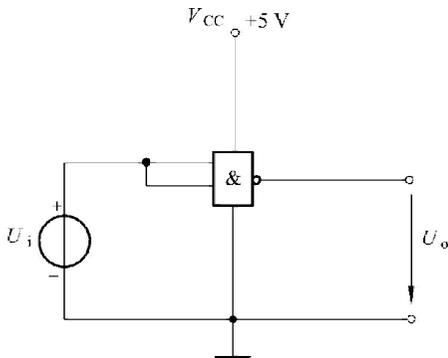


图 3-1-2 TTL 与非门的电压传输特性测量电路

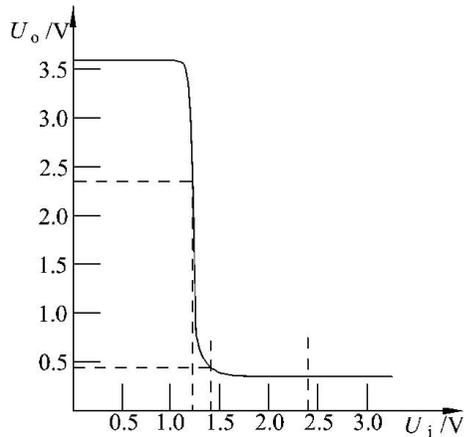


图 3-1-3 TTL 与非门的电压传输特性

2) TTL 与非门的主要参数

① 输出高电平 U_{OH} : 输出高电平是指输入至少有一个低电平时的输出电平。

② 输出低电平 U_{OL} : 输出低电平是指输入端全为高电平时的输出电平。在实际的应用中, 通常规定了高电平的下限电压和低电平的上限电压。如 TTL 与非门, 当 $V_{CC} = 5\text{ V}$ 时, $U_{OH} \geq 2.4\text{ V}$, $U_{OL} \leq 0.4\text{ V}$ 。

③ 开门电平 U_{ON} 与关门电平 U_{OFF} : 开门电平 U_{ON} 是指输出电平刚刚下降到输出低电平的上线值时的输入电平, 它是保证与非门的输出为标准低电平时的输入高电平下限值。关门电平 U_{OFF} 是指输出电平刚刚上升到输出高电平的上线值时的输入电平, 它是保证与非门的输出为标准高电平的输入低电平上线值。对于 TTL 与非门, 一般规定 $U_{ON} = 1.8\text{ V}$, $U_{OFF} = 0.8\text{ V}$ 。

④ 低电平噪声容限 U_{NL} 和高电平噪声容限 U_{NH} : 噪声容限表征了与非门电路的抗干扰能力。 U_{NL} 越大, 表示输入低电平时的抗干扰能力越强。 U_{NH} 越大则表示输入高电平时的抗干扰能力越强。

⑤ 扇出系数 N : 是指一个与非门能驱动同类门电路的最大数目, 是用来衡量与非门的带负载的能力。对于 TTL 与非门而言, 一般 $N \geq 8$ 才被认为是合格的。

3.1.3 预习内容

- (1) 了解数字系统综合实验箱的基本结构及使用方法。
- (2) 复习与非门相关电路知识。
- (3) 熟悉各测试电路, 了解测试的原理及测试方法。

(4) 了解 TTL 与非门芯片 74LS00 的管脚排列方式。

3.1.4 实验装置

将实验中所使用的仪器和设备情况记录在表 3-1-1 中。

表 3-1-1 实验仪器、仪表和装置记录表

设备名称	型号或规格	精度	数量	备注
直流稳压电源				
数字系统综合实验箱				
数字万用表				
六反相器				
二输入四与非门				

3.1.5 实验步骤

1. TTL 二输入端四与非门芯片 74LS00 的参数及功能测试

- (1) 将 74LS00 芯片电源端和地线端连接数字系统综合实验箱的电源和地。
- (2) 根据二输入与非门的真值表，测试其逻辑功能，并将结果记入表 3-1-2 中。

表 3-1-2 TTL 与非门真值表

A	B	Y
0	0	
0	1	
1	0	
1	1	

(3) 按图 3-1-2 连接实验电路，调节输入电压，测量并记录与非门的输出电压，并将结果记入表 3-1-3 中。

表 3-1-3 与非门的输出电压实验数据表

U_i/V	0	0.50	0.60	0.70	0.80	0.90	1.00	1.10	1.15	1.20	1.25	1.30
---------	---	------	------	------	------	------	------	------	------	------	------	------

U_o/V												
U_i/V	1.35	1.50	1.80	2.00	2.20	2.50	3.00	3.50	4.00	4.50	5.00	1.50
U_o/V												

2. TTL 六反相器芯片 74LS04 的参数及功能测试

- (1) 将 74LS04 芯片电源端和地线端连接数字系统综合实验箱的电源和地。
- (2) 根据六反相器的真值表，测试其逻辑功能，并将结果记入表 3-1-4 中。

表 3-1-4 反相器真值表

A	Y
0	
1	

- (3) 按图 3-1-4 连接实验电路，调节输入电压，测量并记录与非门的输出电压，并将结果记入表 3-1-5 中。

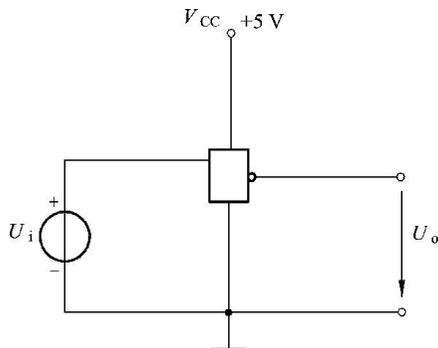


图 3-1-4 反相器的电压传输特性测量电路

表 3-1-5 反相器的电压传输特性测量表

U_i/V	0	0.50	0.60	0.70	0.80	0.90	1.00	1.10	1.15	1.20	1.25	1.30
U_o/V												
U_i/V	1.35	1.50	1.80	2.00	2.20	2.50	3.00	3.50	4.00	4.50	5.00	
U_o/V												

3.1.6 实验数据分析及报告要求

- (1) 整理表 3-1-3 中的实验数据。根据实验数据，在坐标纸上画出与非门的电压传输特性曲线，并分析其特性曲线。注意：在坐标纸上标出相关参数。

(2) 整理表 3-1-5 中的实验数据。根据实验数据,在坐标纸上画出反相器的电压传输特性曲线,并分析其特性曲线。注意:在坐标纸上标出相关参数。

(3) 总结并分析实验所测得与非门与反相器的真值表(即表 3-1-2 和表 3-1-4),写出与非门与六反相器的逻辑表达式。

(4) 记录实验过程中出现的故障现象,分析其原因,说明解决的办法。

3.2 实验二 与非门组成故障报警电路

3.2.1 实验目的

(1) 掌握非门、与门、或非门等集成逻辑电路的检测。

(2) 通过实验原理的学习,掌握组合逻辑电路的功能及特点,了解综合分析逻辑电路的方法。

(3) 掌握与非门组成故障报警电路的基本设计思路及实施原理。

(4) 提高检查及排除电路故障的能力。

3.2.2 实验原理

1. 模 块

用与非门组成故障报警控制实验原理电路如图 3-2-1 所示。

1) 故障模拟电路

图 3-2-1 中电源 U_{CC} 、三个开关(即开关 J1、J2、J3)构成故障电路。当三个开关连接电源 U_{CC} 端时,非门(即非门 F1、F2、F3)输入的逻辑信号为“1”,反之,输入的逻辑信号为“0”。例如图 3-2-1 中,开关 J1、J2 连接在电源 U_{CC} 端,而开关 J3 连接于接地端,则非门 F1、F2 输入的逻辑信号为“1”,而非门 F3 输入的逻辑信号为“0”。

用开关接地来模拟电路的发生故障,即开关接在电源 U_{CC} 端时,表示电路工作正常,开关接地则表示电路发生了故障。

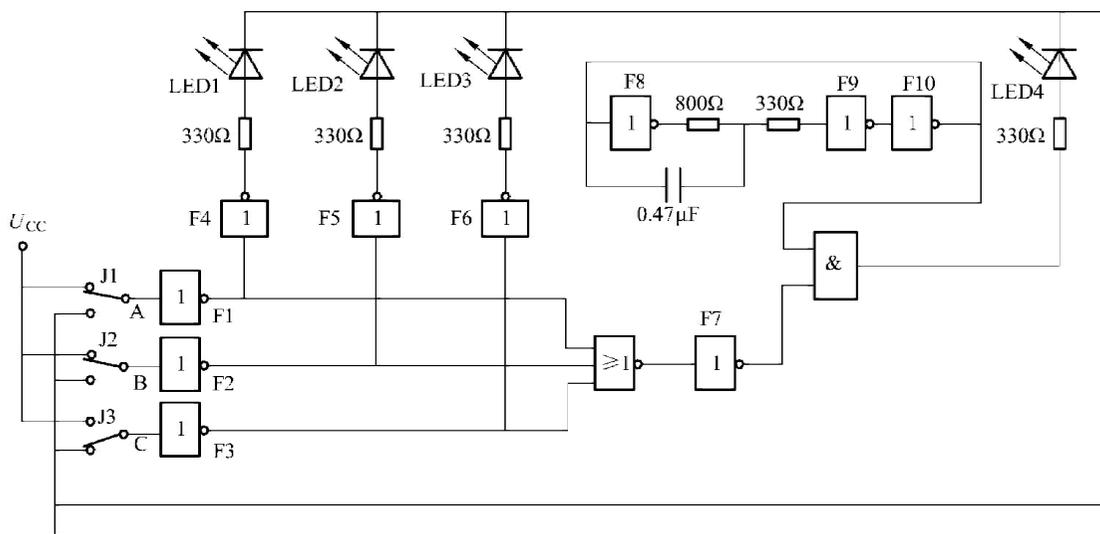


图 3-2-1 与非门组成故障报警控制电路原理图

2) 故障报警电路

图 3-2-1 中 4 个发光二极管 LED 表示电路的工作状态。当发光二极管 LED 正常发光时，表示电路工作正常；当发光二极管 LED 熄灭时，表示电路有故障发生，即用发光二极管 LED 熄灭来模拟报警信号。

发光二极管 LED1 表示 A 路发生故障报警信号；

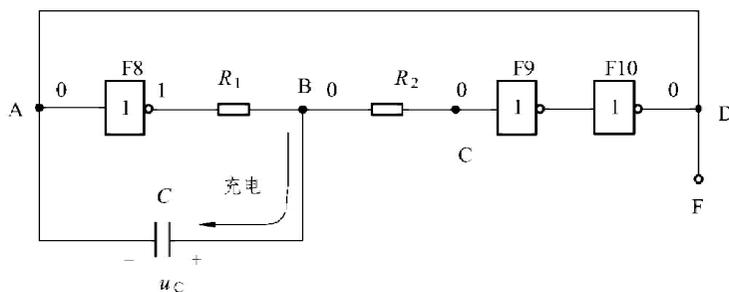
发光二极管 LED2 表示 B 路发生故障报警信号；

发光二极管 LED3 表示 C 路发生故障报警信号；

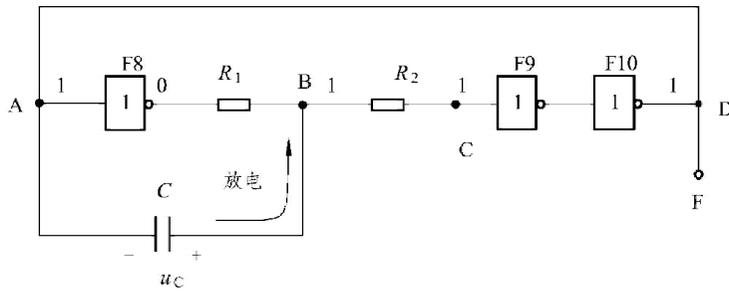
发光二极管 LED4 表示只要 A、B、C 三路线路中有一个发生故障就发出报警信号。

3) 脉冲信号源电路

脉冲信号源电路是由 3 个非门 F8、F9、F10 和 2 个电阻 R_1 、 R_2 及电容 C 组成多谐振荡器，如图 3-2-2 所示。



(a) 多谐振荡器充电分析图



(b) 多谐振荡器放电分析图

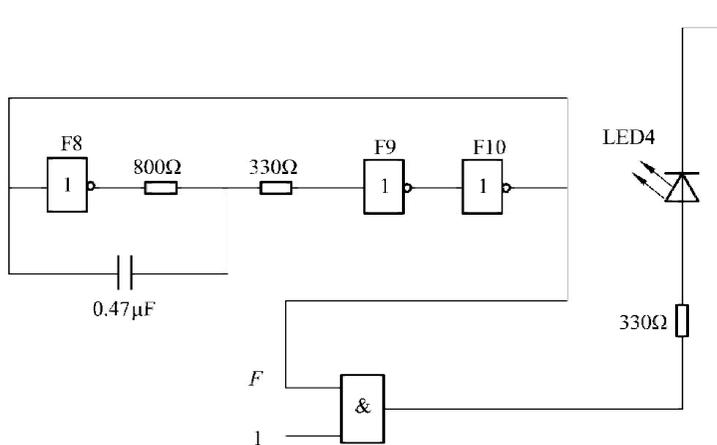
图 3-2-2 多谐振荡器工作原理图

设图 3-2-2 中 (a) 电容 C 的初始电压 u_C 值为零，图中 A 点的输入逻辑值为“0”，则非门 F8 输出逻辑为“1”。由于电容 C 初始电压 u_C 值为零，所以，图中 B 点的逻辑值与 A 点逻辑值相同为“0”。两个非门 F9、F10 使 D 点的输出逻辑值为“0”，维持 A 点的逻辑值不变。同时，非门 F8 输出逻辑“1”，经电阻 R_1 和电容 C 及非门 F8 所构成的回路，形成对电容 C 的“充电”，如图 3-2-2 中 (a) 所示，这时 F 的逻辑值为“0”。

“充电”将引起电容 C 电压 u_C 的上升，即图中 B 点电位上升，其电压 u_C 不断提高的结果，最终使 C 点逻辑值由“0”变为“1”，从而改变 D 点的逻辑为“1”，使 A 点的逻辑也变换为“1”，如图 3-2-2 (b) 所示，这时 F 的逻辑值由“0”变为“1”。

B 点的逻辑值“1”，又使电容 C 电压 u_C 通过电阻 R_1 进入“放电”状态。随着电容的不断“放电”，电容 C 电压 u_C 逐渐减小，即图中 B 点电位下降。当 B 点电位减小到一定时，将引起 C 点的逻辑值变换为“0”，则 F 的逻辑值又由“1”变为“0”，如图 3-2-2 (a) 所示。

所以，图 3-2-2 输出 F 的逻辑波形如图 3-2-3 (b) 所示，称为“多谐振荡”。其电路称为多谐振荡器。当电路发生故障时，发光二极管 LED4 工作在闪亮状态下，报警有故障发生，如图 3-2-3 (a) 所示。



(a) 发生故障时的报警原理图



图 3-2-3 LED4 故障报警原理图

2. 工作原理

(1) 电路正常工作。

在图 3-2-1 中，当电路无故障发生时，开关 J1、J2、J3 连接于电源 U_{CC} 端，3 个非门 F1、F2、F3 输入逻辑信号“1”，3 个发光二极管 LED1、LED2、LED3 正常发光，不发出报警信号；发光二极管 LED4 闪亮发光。

(2) 发生故障。

设 C 路发生故障，开关 J3 模拟故障连接于接地端，如图 3-2-1 所示，非门 F3 输入逻辑信号“0”，F3 输出“1”，F6 输出“0”，则发光二极管 LED3 熄灭，发出报警信号。

同时，因非门 F3 输出逻辑“1”，则或非门输出逻辑“0”，F7 输出逻辑“1”，则发光二极管 LED4 发出闪亮的故障报警信号。

3.2.3 预习内容

- (1) 预习实验电路原理图，分析电路的工作原理，明确实验目的。
- (2) 预习集成元件的结构原理和使用连接方法。
- (3) 根据实验电路图 3-2-1 和图 3-2-3 的要求，拟定出集成元件的实验电路连接图。

3.2.4 实验仪器、仪表和装置

将实验中所使用的仪器和设备情况记录在表 3-2-1 中。

表 3-2-1 实验仪器、仪表和装置记录表

设备名称	型号或规格	精度	数量	备注
双踪示波器				
万用表				
电子实验箱				
逻辑门				
电阻				
电容				
LED				

3.2.5 实验步骤

1. 多谐振荡器实验

按图 3-2-3 原理图连接实验电路，并用示波器观测输出逻辑值 F 的波形图，并记录。同时，观测 LED4 的工作状态。

2. 故障报警实验

按图 3-2-1 原理图连接实验电路，按真值表 3-2-2 要求进行实验，并将 LED 的工作状态记录于表中。

表 3-2-2 故障报警电路真值表

A	B	C	LED1	LED2	LED3	LED4
0	0	0				
0	0	1				
0	1	0				
0	1	1				
1	0	0				
1	0	1				
1	1	0				
1	1	1				

3.2.6 实验数据分析及要求

(1) 画出实验电路图，整理实验测试数据及波形。

(2) 试论述实验测试结果真值表 3-2-2 中的逻辑关系，同时，说明“0”与“1”的含义，即表示电路是“发生故障”还是正常工作状态，还是“报警信号”？

(3) 试写出 LED4 的逻辑表达式。

(4) 根据 LED4 的逻辑表达式，能否再设计一个电路的功能和要求与此实验电路相同的另一个电路图？试将设计过程及原理简要的阐述一下。

(5) 设想一下“故障报警电路”有何用途。

3.3 实验三 组合数字比较器

3.3.1 实验目的

- (1) 进一步了解数字比较器的设计原理。
- (2) 提高组合逻辑电路的分析设计能力。
- (3) 增强实际动手操作能力。

3.3.2 实验原理

数字比较是一种简单的数学运算，即是一种两个数字 A 和 B 的大小比较。数字比较器是判断两个数 A 、 B 大小的逻辑电路，比较结果为 $A > B$ 、 $A = B$ 、 $A < B$ 三种情况。

1. 一位数字比较器

一位数字的比较器是多位数字比较器的基础。设一位数字为 A 、 B ，其大小比较的逻辑关系如真值表 3-3-1 所示。

表 3-3-1 一位数字比较器真值表

输 入		输 出		
A	B	$F_{A>B}$	$F_{A<B}$	$F_{A=B}$
0	0	0	0	1
0	1	0	1	0
1	0	1	0	0
1	1	0	0	1

由真值表 3-3-1 得逻辑表达方式：

$$F_{A>B} = A\bar{B} = \overline{\overline{A+B}}$$

$$F_{A<B} = \bar{A}B = \overline{A+B}$$

$$F_{A=B} = \bar{A}\bar{B} + AB = \overline{\overline{AB} + \overline{AB}}$$

由以上逻辑表达式可得逻辑电路图 3-3-1。

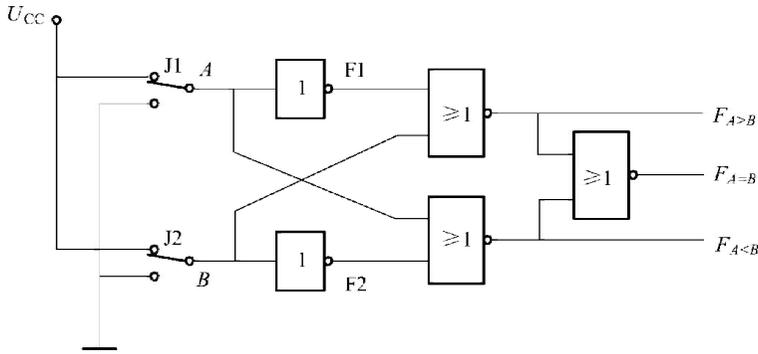


图 3-3-1 一位数字的比较器的逻辑图

2. 两位数字比较器

设两位数字为 $A = A_1A_0$ 和 $B = B_1B_0$ 。根据数字比较原理，当高位不相等（即 $A_1 \neq B_1$ ）时，两位数 A 、 B 的比较结果则由高位比较结果确定，即如 $A_1 > B_1$ ，则比较结果为 $F_{A>B} = 1$ ；如 $A_1 < B_1$ ，则比较结果为 $F_{A<B} = 1$ 。当高位相等（即 $A_1 = B_1$ ）时，两位数 A 、 B 的比较结果则由低位比较结果确定。

设计两位数字比较器，可直接先用两个一位数字分别进行 A_1 与 B_1 、 A_0 与 B_0 数值比较，然后再对比较结果进行逻辑设计，其设计时的真值表如表 3-3-2 所示。

表 3-3-2 两位数字比较器真值表

输 入		输 出				
A_1	B_1	A_0	B_0	$F_{A>B}$	$F_{A<B}$	$F_{A=B}$
$A_1 > B_1$		x		1	0	0
$A_1 < B_1$		x		0	1	0
$A_1 = B_1$		$A_0 > B_0$		1	0	0
$A_1 = B_1$		$A_0 < B_0$		0	1	0
$A_1 = B_1$		$A_0 = B_0$		0	0	1

由真值表 3-3-2 得逻辑表达式：

$$F_{A>B} = (A_1 > B_1) + (A_1 = B_1)(A_0 > B_0)$$

$$F_{A<B} = (A_1 < B_1) + (A_1 = B_1)(A_0 < B_0)$$

$$F_{A=B} = (A_1 = B_1) + (A_0 = B_0)$$

由以上逻辑表达式可得逻辑电路图 3-3-2。

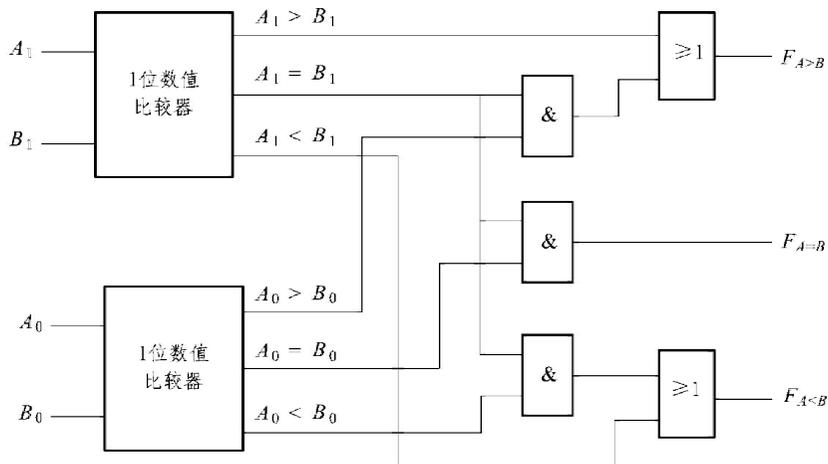


图 3-3-2 两位数字比较逻辑图

3.3.3 预习内容

(1) 预习实验电路原理，明确实验目的。

(2) 预习实验逻辑电路图 3-3-3、图 3-3-4，为了减少实验接线故障及提高接线中对故障的判断准确率，拟定实验接线步骤及相对应的实验电路图。

(3) 预习实验内容，并分析判断表 3-3-4 和表 3-3-5 中 LED 的实验结果。

(4) 预习集成元件逻辑特性；预习实验装置；预习实验测试内容。

3.3.4 实验仪器、仪表和装置

将实验中所使用的仪器和设备情况记录在表 3-3-3 中。

表 3-3-3 实验仪器、仪表和装置记录表

名称	型号或规格	精度	数量	备注
或非门				
与门				
或门				
万用表				
电子实验箱				

3.3.5 实验步骤

1. 一位数字比较器

按图 3-3-3 逻辑电路接线，并将 LED 测试结果（发光、不发光）填入表 3-3-4 中。

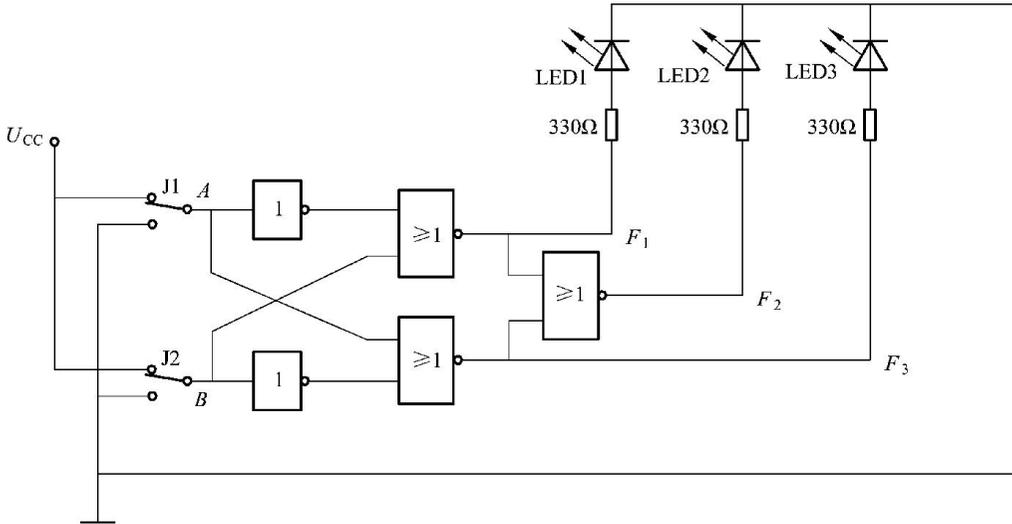


图 3-3-3 一位数字比较器实验电路图

表 3-3-4 一位数字比较器实验数据测试表

A	B	LED1	LED2	LED3
0	0			
0	1			
1	0			
1	1			

2. 两位数字比较器

按图 3-3-4 逻辑电路接线，并将 LED 测试结果（发光、不发光）填入表 3-3-5 中。

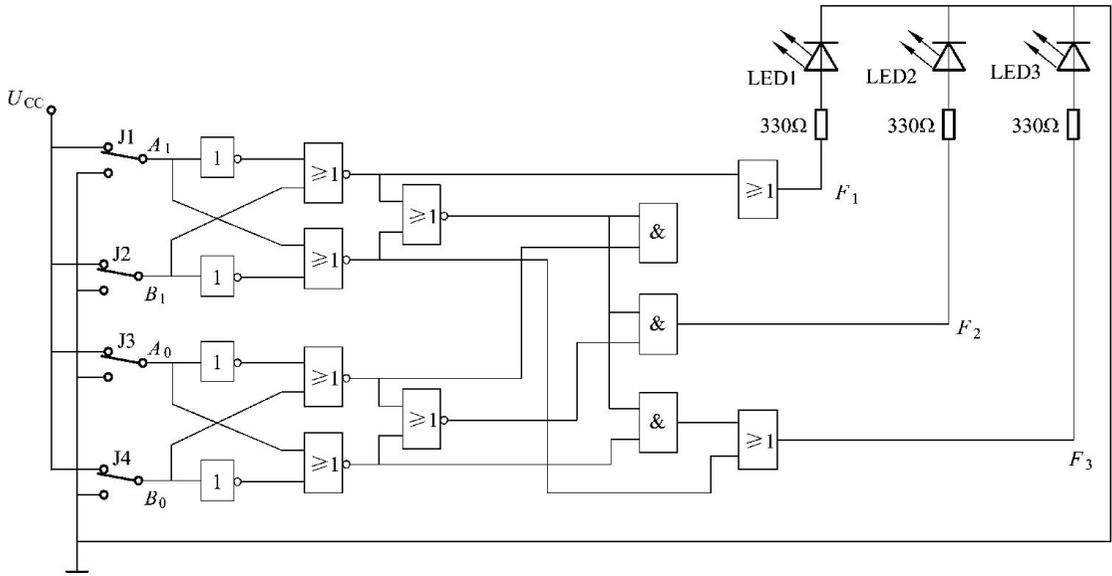


图 3-3-4 两位数字比较器实验电路图

表 3-3-5 两位数字比较器实验数据测试表

A_1	B_1	A_0	B_0	LED1	LED2	LED3
0	0	0	0			
0	0	0	1			
0	0	1	0			
0	0	1	1			
0	1	0	0			
0	1	0	1			
0	1	1	0			
0	1	1	1			
1	0	0	0			
1	0	0	1			
1	0	1	0			
1	0	1	1			
1	1	0	0			
1	1	0	1			
1	1	1	0			
1	1	1	1			

3.3.6 实验数据分析及要求

(1) 分析一位数字比较器实验测试中二极管发光表示的数字信号是“1”还是“0”，并完成表 3-3-6 中 F_1 、 F_2 、 F_3 的逻辑值，说明 F_1 、 F_2 、 F_3 的输出什么信号表示大于、小于和等于。

表 3-3-6 一位数字比较器实验数据分析表

A	B	LED1	LED2	LED3	F_1	F_2	F_3
0	0						
0	1						
1	0						
1	1						

(2) 分析两位数字比较器实验测试中二极管发光表示的数字信号是“1”还是“0”，并完成表 3-3-7 中 F_1 、 F_2 、 F_3 的逻辑值，说明 F_1 、 F_2 、 F_3 的输出什么信号表示大于、小于和等于。

表 3-3-7 两位数字比较器实验数据测试表

A_1	B_1	A_0	B_0	LED1	LED2	LED3	F_1	F_2	F_3
0	0	0	0						
0	0	0	1						
0	0	1	0						
0	0	1	1						
0	1	0	0						
0	1	0	1						
0	1	1	0						
0	1	1	1						
1	0	0	0						
1	0	0	1						
1	0	1	0						
1	0	1	1						
1	1	0	0						
1	1	0	1						
1	1	1	0						
1	1	1	1						

3.4 实验四 半加器、全加器的组合电路设计

3.4.1 实验目的

- (1) 掌握半加器、全加器的性能及设计原理。
- (2) 提高组合逻辑电路的分析与设计能力。
- (3) 掌握组合电路输出的逻辑测试方式。
- (4) 掌握多位数值的加法运算电路设计与实验。

3.4.2 实验原理

1. 半加器

半加器的功能是完成 1 位二进制加法运算的组合逻辑电路,即 :数 A 加数 B 的逻辑电路。由于在加法运算过程中,没有考虑来自低位的进位,仅是本位相加,所以称为半加器。根据加法运算规则,半加器的功能如真值表 3-4-1 所示。

表 3-4-1 半加器真值表

输 入		输 出	
A	B	S	C
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

表 3-4-1 中 A 、 B 表示相加的两个 1 位二进制数,即 A 、 B 是半加器的输入; S 表示本位相加的数, C 表示进位数,即 S 、 C 是半加器的输出。

由真值表 3-4-1 可写出半加器的逻辑表达式

$$S = \overline{A}B + A\overline{B} = A \oplus B$$

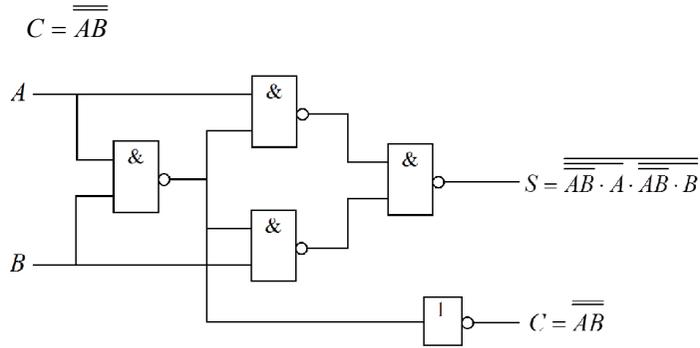
$$C = AB$$

半加器的逻辑电路和逻辑符号如图 3-4-1 所示,其中图 3-4-1 (a) 是用与非门实现其半加器功能,逻辑表达式为

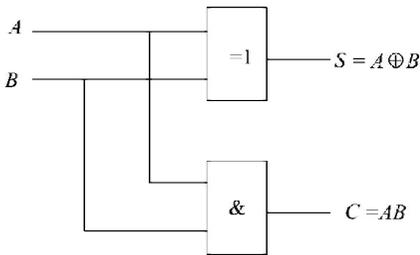
$$S = \overline{\overline{\overline{A}B} \cdot \overline{\overline{A}B}}$$

$$= \overline{\overline{A}B \cdot \overline{A}B}$$

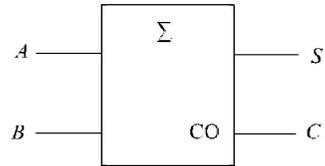
$$= \overline{\overline{A} \cdot A \cdot B \cdot \overline{B}}$$



(a) 由“与非门”组成的半加器逻辑电路图



(b) 由“异或门”及“与门”组成的半加器



(c) 半加器逻辑电路图的符号

图 3-4-1 半加器逻辑图

2. 全加器

全加器的功能是在 1 位二进制加法运算 (即 $A_i + B_i$) 中, 同时考虑了低位来的进位信号 C_{i-1} 相加, 即全加器实现了 $A_i + B_i + C_{i-1}$ 二进制数的加法运算, 所以称为全加器。其功能如真值表 3-4-2 所示。

表 3-4-2 全加器真值表

输 入			输 出	
A_i	B_i	C_{i-1}	S_i	C_i
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

全加器真值表 3-4-2 中, A_i 、 B_i 表示相加的两个 1 位二进制数, C_{i-1} 表示低位来的进位数, 即 A_i 、 B_i 、 C_{i-1} 是全加器的输入; S_i 表示 $A_i + B_i + C_{i-1}$ 产生本位相加的数, C_i 表示进位数, 即 S_i 、 C_i 是全加器的输出。

由真值表 3-4-2 可写出全加器的逻辑表达式

$$\begin{aligned} S_i &= \bar{A}_i \bar{B}_i C_{i-1} + \bar{A}_i B_i \bar{C}_{i-1} + A_i \bar{B}_i \bar{C}_{i-1} + A_i B_i C_{i-1} \\ &= A_i \oplus B_i \oplus C_{i-1} \end{aligned}$$

$$\begin{aligned} C_i &= \bar{A}_i B_i C_{i-1} + A_i \bar{B}_i C_{i-1} + A_i B_i \bar{C}_{i-1} + A_i B_i C_{i-1} \\ &= A_i B_i + (A_i \oplus B_i) C_{i-1} \end{aligned}$$

全加器的逻辑电路和逻辑符号如图 3-4-2 所示。

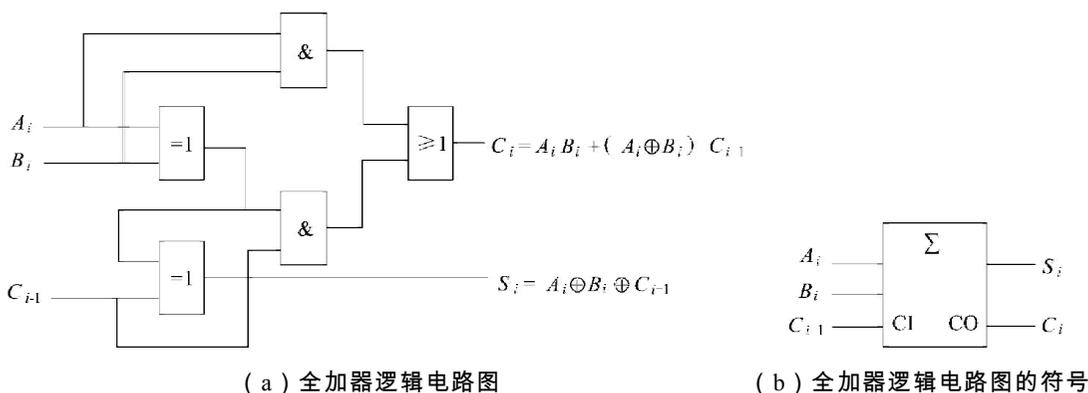


图 3-4-2 全加器逻辑电路图与符号图

3. 两位串行进位加法器

设: 2 位二进制数 $A = A_1 A_0$ 和 $B = B_1 B_0$ 相加, 可用一个半加器和一个全加器完成, 其原理如图 3-4-3 所示。图 3-4-3 采用的是当低位 $A_0 + B_0$ 的加法运算完成后, 再开始进行高 1 位的 $A_1 + B_1$ 加法运算, 这种进位运算方式称为“串行进位”。

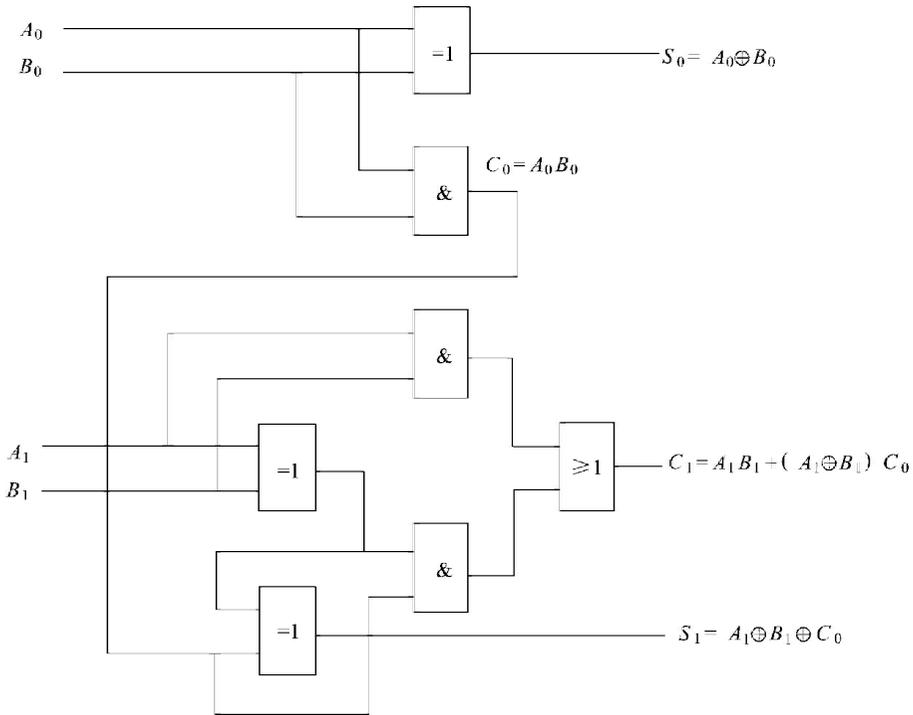


图 3-4-3 两位串行加法器原理图

3.4.3 预习内容

- (1) 预习加法器电路原理，明确实验目的。
- (2) 预习组合逻辑器件的结构原理和使用连接步骤。
- (3) 预习半加器实验电路图 3-4-4，并拟定出实验步骤。
- (4) 预习全加器实验电路图 3-4-5，并拟定出实验步骤。

(5) 根据半加器实验电路图 3-4-4 和全加器实验电路图 3-4-5，设计出两位串行加法器实验接线电路图，并拟定出实验步骤和真值表。

3.4.4 实验仪器、仪表和装置

将实验中所使用的仪器和设备情况记录在表 3-4-3 中。

表 3-4-3 实验仪器、仪表和装置记录表

名称	型号或规格	精度	数量	备注
二输入端四异或门				

二输入端四与门				
二输入端四或门				
万用表				
电子实验箱				

3.4.5 实验设计要求及实验

1. 半加器

实验电路如图 3-4-4 所示。

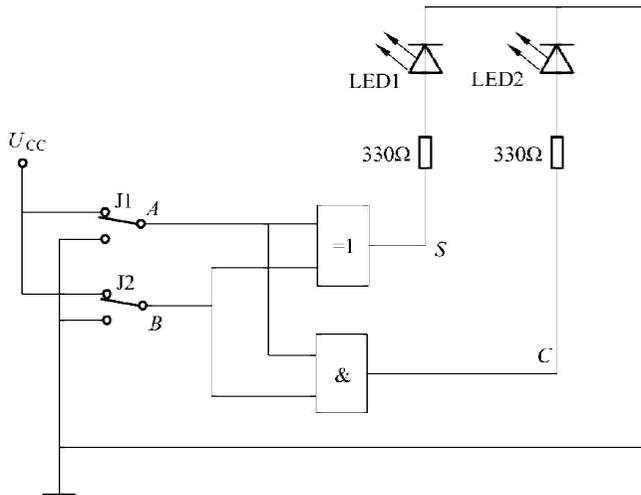


图 3-4-4 半加器实验电路图

根据预习实验中所拟定的实验步骤进行实验，记录实验数据及过程，证明真值表 3-4-1。

2. 全加器

实验电路如图 3-4-5 所示。

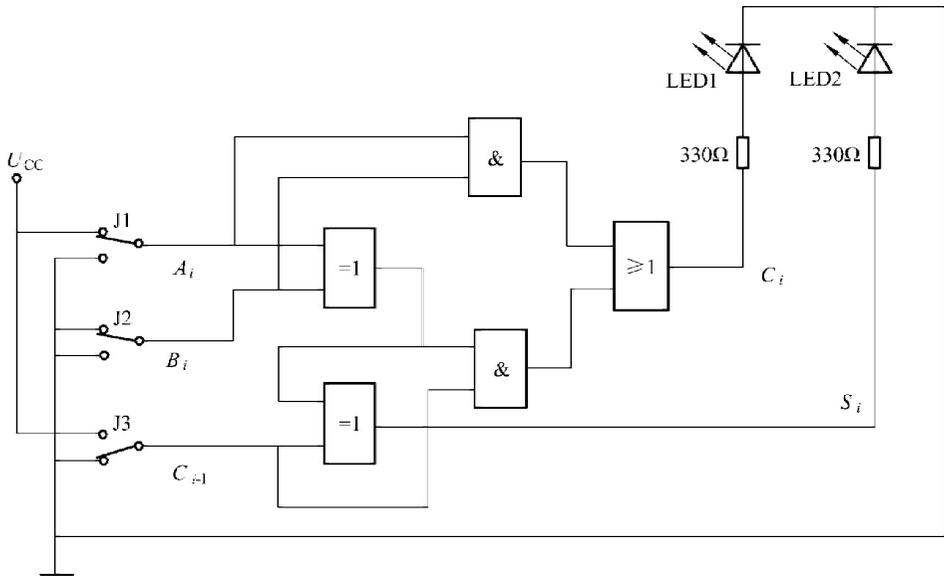


图 3-4-5 全加器实验电路图

根据预习实验中所拟定的实验步骤进行实验，记录实验数据及过程，证明真值表 3-4-2。

表 3-4-4 两位串行加法器测量数据表

A_1	B_1	A_0	B_0	S_0	S_1	C_1
0	0	0	0			
0	0	0	1			
0	0	1	0			
0	0	1	1			
0	1	0	0			
0	1	0	1			
0	1	1	0			
0	1	1	1			
1	0	0	0			
1	0	0	1			
1	0	1	0			
1	0	1	1			
1	1	0	0			
1	1	0	1			
1	1	1	0			

1	1	1	1			
---	---	---	---	--	--	--

3. 两位串行加法器

根据预习实验时所设计的实验电路图接线，输入数据，观察并验证结果是否正确，记录实验数据及过程。

3.4.6 实验数据分析及要求

(1) 完善“实验设计要求及实验”中的实验步骤、实验过程；画出两位串行加法器实验接线图。

(2) 整理和分析实验数据。

(3) 分析实验故障，论述故障原因及处理方法。